

# 基于带有开尔文源极 SiC MOSFET 的高频 BUCK 电路振铃抑制策略

黄 辰, 王业勤\*, 钟再敏  
(同济大学汽车学院, 上海 201804)

## Ringling Suppression Strategy for High-Frequency BUCK Circuit based on SiC MOSFET with Kelvin Source

HUANG Chen, WANG Yeqin\*, ZHONG Zaimin

(School of Automotive Studies, Tongji University, Shanghai 201804, China)

**Abstract:** [Objective] BUCK circuits are widely used in new energy vehicle on-board power systems, industrial motor drives and other scenarios. In the application and realization of doubly-fed linear motor (DFLM), it is necessary to design a BUCK circuit for level shifting between the on-board battery pack and the DC bus capacitor of the motor to realize its contactless feeding function. However, the ringing of this BUCK circuit introduces high-frequency noise to the DC bus capacitor, which affects the current control of the driver side of the DFLM. To address this problem, this paper proposes a ringing simulation method and suppression strategy, aiming at suppressing high-frequency ringing to provide a basis for the current control of the driver side. [Methods] Firstly, the causes of high-frequency ringing of silicon carbide metal-oxide-silicon field effect transistor (SiC MOSFET) with Kelvin source in a BUCK circuit topology were analyzed. Then, specific values of each parasitic parameter were obtained by fitting the experimental data. Finally, for the ringing suppression objective, the selection of RCD snubber circuit was optimally designed through simulation to reduce the time cost of experimenting with different selections. [Results] The error of the system simulation results obtained through parameter identification was reduced by about 20% compared to the error caused by empirical value selection. According to the proposed value selection method, the turn-off ringing overshoot voltage was reduced by 83.0% and the

turn-on ringing overshoot voltage was reduced by 83.6%.

[Conclusion] In this paper, a method to optimize the snubber circuit selection is proposed. Simulation and experimental results show that this method can accurately obtain the circuit parasitic parameters through a small amount of experimental data, and select components to meet the requirements for SiC MOSFET switch ringing suppression, so that the spike voltage and device switching speed are operated in the system optimal range.

**Key words:** SiC MOSFET; parasitic parameters; RCD snubber circuit; optimized design

**摘 要:** 【目的】BUCK 电路在新能源汽车车载电源系统、工业电机驱动等场景中应用广泛。在双馈直线电机 (DFLM) 的应用与实现中,需要在车载电池包与电机直流母线电容间设计一 BUCK 电路进行电平转换,以实现其无接触馈电功能。然而,该 BUCK 电路的振铃给直流母线电容带来了高频噪声,影响了 DFLM 动子侧电流控制。针对此问题,本文提出了一种振铃仿真方法与抑制策略,旨在抑制高频振铃,为动子侧电流控制提供基础。【方法】首先,对带有开尔文源极碳化硅金属-氧化物-半导体场效应管 (SiC MOSFET) 在 BUCK 电路拓扑中的高频振铃原因进行分析;然后,通过试验数据拟合获得各寄生参数的具体取值;最后,针对振铃抑制目标,通过仿真对 RCD 缓冲电路的选型进行优化设计,减少对不同选型进行试验的时间成本。【结果】通过参数辨识获得的系统仿真结果误差比经验选值造成的误差降低了约 20%。根据所提选值方法,关断振铃过冲电压减小了 83.0%,开通振铃过冲电压减小了 83.6%。【结论】本文提出了一种优化缓冲电路选型的方法。仿真和试验结果表明,采用该方法能够通过少量试验数据准确获得电路寄生参数,并针对 SiC MOSFET 开关振铃抑制进行满足需求的元件选型,使尖峰

基金项目:上海市“科技创新行动计划”社会发展科技攻关项目(23DZ1203300)

Shanghai “Science and Technology Innovation Action Plan” Social Development Science and Technology Research Project (23DZ1203300)

电压和器件开关速度处于系统优化的最佳区间。

**关键词:** SiC MOSFET; 寄生参数; RCD 缓冲电路; 优化设计

## 0 引言

电力电子领域中, BUCK 变换器凭借其高效的电平转换与能量调节功能, 已成为新能源汽车车载电源系统、工业电机驱动等场景中直流母线电压调控的核心功率变换拓扑。

双馈电机可实现动子与定子之间无接触式的双向能量流动。双馈直线电机(Doubly-Fed Linear Motor, DFLM)可将此优势应用于磁悬浮领域, 根据定子到动子的能量流动来实现各工况下的无接触式馈电, 从而在单一气隙下达成悬浮、牵引和馈电的一体化<sup>[8]</sup>。

由于动子绕组的交流损耗, DFLM 需要在较大的滑差频率下实现定子到动子的能量传输<sup>[9]</sup>, 而在较大的滑差频率下动子绕组同样受到强烈的反电动势作用, 因此需要较大的直流母线电压作支撑。目前常用的车载高压电池包额定电压为 440 V, 而满载工况下的 DFLM 需要 800 V 的直流母线电压来维持交流励磁所需的滑差频率。

因此本文设计了一款基于 BUCK 拓扑的 DC-DC 电路来连接车载高压电池包与电机直流母线电容, 从而实现对直流母线电压的调控。此 DC-DC 电路作为电机直流母线电压的输入端, 需要具备稳定直流母线电压的能力。在先前的试验中, DFLM 的动子直流母线电压受到强烈的反电动势作用, 导致机架电源的输出有大幅纹波, 甚至失稳掉电。因此需要采用高频脉宽调制信号为输出端提供足够的控制带宽。随着开关频率的上升与开通/关断时间的减小, 振铃成为高频 DC-DC 设计中无法忽略的问题<sup>[14]</sup>。

开关振铃不仅会产生高频电流波动进而引发控制器内部的电磁干扰问题, 还会增大 DC-DC 系统的损耗并进一步减小 DFLM 的馈电功率<sup>[15]</sup>。此外高频开关振铃会通过电感耦合和寄生通道传导到输出侧, 使输出母线电压叠加高频纹波分量。特别在 DFLM 中, 直流母线电压与推力、悬浮力和馈电功率控制等功能紧密耦合, 其电压质量对整体控制性能具有关键影响。在 DFLM 的应用实践

中, 车轨耦合振动致使动子所受反电动势呈现出强烈的时变特性, 以及滑差频率的快速变化与交流悬浮俯仰力矩的高精度要求, 均使电源侧的开关振铃成为 DFLM 系统稳定性的潜在瓶颈。因此在 DFLM 具体运行工况下探究振铃的发生机制与抑制策略, 具有重要的工程意义。

目前用于抑制碳化硅金属-氧化物-半导体场效应管(Silicon Carbide Metal-Oxide-Silicon Field Effect Transistor, SiC MOSFET)开关振铃的方法主要包括差模扼流圈<sup>[16]</sup>、主动门级驱动<sup>[17]</sup>、门级驱动电路设计<sup>[18-19]</sup>和缓冲电路设计。其中缓冲电路因具有结构简单、成本低廉及可靠性高等优势, 在电力电子装置中展现出独特的应用价值。相较于差模扼流圈带来的新增器件体积问题和主动门级驱动引入的控制复杂度问题, 缓冲电路通过电容吸收开关过程中寄生电感的能量, 不仅能有效抑制电压过冲和振铃现象, 还能显著降低电磁干扰水平。

SiC MOSFET 开关振铃的建模主要依赖于开关器件及电路寄生参数的建模。文献[14]基于双脉冲测试电路拓扑, 分析了 SiC MOSFET 开通、关断振铃的机理, 并以直流端电压作为激励源建立了其简化 RLC 电路。文献[27]认为简化 RLC 电路的激励源应为 SiC MOSFET 本身, 而非直流端电压, 其在关断振铃建模中采用器件内部的电流激励源作为激励, 在开通振铃建模中采用器件内部的电压激励源作为激励。但文献[14]和文献[27]均忽略了栅极外部电路对振铃的影响。

振铃问题可看作栅极驱动信号作为输入, 考虑寄生参数的电路作为传递路径, 高低压侧电压高频波动作为输出的一个系统优化问题。本文从系统传递函数的角度出发, 建立从驱动信号到振铃波形的完整传递函数。并通过少量试验数据拟合得到传递函数中各寄生参数的真实值。通过调整栅极电阻、设计与调整缓冲电路, 改变了振铃系统的输入与传递函数, 从而改善了振铃输出波形。

综上所述, 本文的工作内容可总结如下:

(1) 本文对 BUCK 电路的振铃产生机理进行了分析, 并通过试验数据完成了寄生参数的辨识, 得到了精确的振铃波形传递函数;

(2) 本文基于振铃波形传递函数, 设计并优

化了缓冲电路来抑制振铃,通过试验和仿真验证了该缓冲电路的有效性。

## 1 BUCK 主电路拓扑及其等效电路

DFLM 动子侧 BUCK 主电路拓扑如图 1 所示,其由一个上桥臂为 MOSFET、下桥臂为二极管的半桥构成,低压侧为 LCL 滤波输出。该 BUCK 电路负责调控逆变桥直流母线电压。

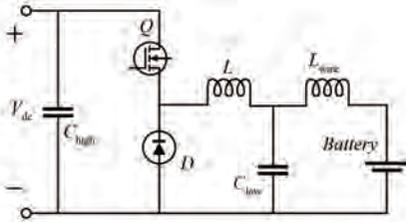


图 1 BUCK 主电路拓扑

Fig. 1 BUCK main circuit topology

图 1 中,  $Q$  为 SiC MOSFET;  $D$  为续流二极管;  $L$  为低压侧滤波大电感;  $L_{wire}$  为低压侧电缆等效电感;  $C_{high}$ 、 $C_{low}$  分别为高、低压侧电容;  $Battery$  为低压侧连接的车载动力电池;  $V_{dc}$  为高压侧连接的电机定子直流母线电压。

本文采用的 SiC MOSFET 为 BASiC 基本半导体公司生产的 B2M012120N, 是一款封装为 SOT-227, 带有开尔文源极的 SiC MOSFET; 采用的续流二极管为 BASiC 基本半导体公司生产的 B2DM100120N1, 是一款封装为 SOT-227 的碳化硅肖特基二极管 (Schottky Barrier Diode, SBD)。

在图 1 所示的 BUCK 主电路拓扑中加入缓冲电路, 并考虑各元器件的寄生参数, 可得带有完整寄生参数的 BUCK 电路模型, 如图 2 所示。并搭建试验平台, 如图 3 所示。

图 2 中,  $Q_s$  为 SiC MOSFET 的静态模型;  $D_s$  为 SiC SBD 的静态模型;  $C_D$  为二极管结电容;  $L_{loop}$  为功率回路的环路电感;  $R_{ESRH}$ 、 $R_{ESRL}$  分别为高、低压侧电容的等效串联电阻;  $V_{driver}$  为驱动芯片输出的栅极电压脉冲;  $R_g$ 、 $R_{gi}$  分别为栅极的外部电阻、内部电阻;  $C_L$  为  $L$  的寄生电容;  $L_d$ 、 $L_s$ 、 $L_g$ 、 $L_{ks}$  和  $R_{Ld}$ 、 $R_{Ls}$ 、 $R_{Lg}$ 、 $R_{Lks}$  分别为 SiC MOSFET 的漏极、源极、栅极、开尔文源极引脚上的寄生电感和寄生电阻;  $L'_{dio}$ 、 $R'_{dio}$  分别为 SiC SBD 引脚上的寄生电感、寄生电阻;  $C_{gd}$ 、 $C_{ds}$  和  $C_{gs}$  分别为 SiC MOSFET 的栅漏、漏源和栅源寄生电容;  $R_1$ 、 $C_1$ 、 $D_1$  和  $R_2$ 、 $C_2$ 、

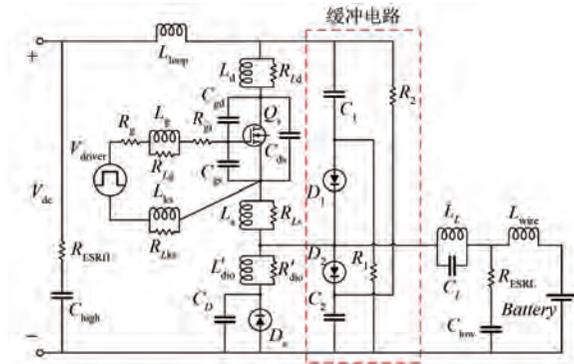


图 2 带有完整寄生参数的 BUCK 电路模型

Fig. 2 BUCK circuit model with complete parasitic parameters

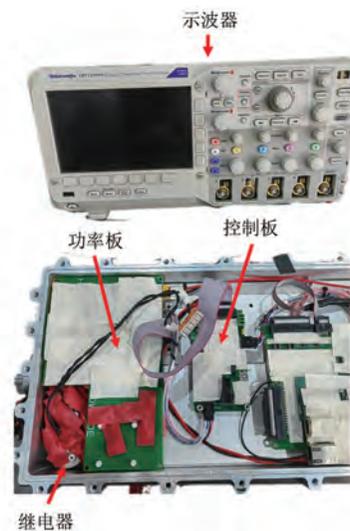


图 3 试验平台

Fig. 3 Experimental platform

$D_2$  构成缓冲电路。

## 2 振铃机理分析

本文采用四脚封装的 SiC MOSFET, 其开尔文源极将功率回路与驱动回路部分解耦, 具体体现为图 2 中  $L_s$  在功率回路中, 不对驱动回路造成影响。此外,  $C_{gd}$  将漏极电压传递到栅极上, 此传递路径在关断时会造成负压过冲, 从而危害 SiC MOSFET 的栅氧层。但此现象可通过栅极驱动电路的稳压二极管钳位消除, 且不影响栅极的开通与关断波形。因此可将功率回路与驱动回路进行解耦, 分别讨论。

基于上述分析, 由此可得振铃产生机理: 栅极驱动电路提供输入激励, 其输出表现为漏极电流  $i_d$  与漏源电压  $V_{ds}$  的动态变化。  $i_d$  和  $V_{ds}$  作为功

率回路的输入,经过功率回路的等效传递函数,得到振铃输出波形。

## 2.1 栅极驱动电路建模

由图 2 可得简化栅极驱动电路模型如图 4 所示,左侧为驱动回路,右侧为功率路径。

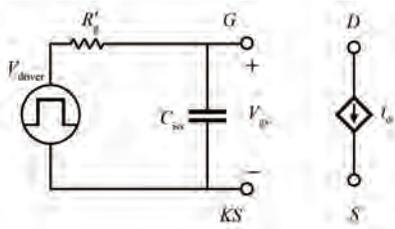


图 4 简化栅极驱动电路模型

Fig. 4 Simplified gate driver circuit model

图 4 中, $R'_g$ 为等效栅极电阻,其中内部栅极电阻  $R'_g$  包含了阻值较小的寄生电阻  $R_{Lg}$ 、 $R_{Lks}$ ;  $C_{iss}$  为 SiC MOSFET 的输入电容;  $V_{gs}$  为栅源电压。  $R'_g$  和  $C_{iss}$  的表达式为

$$\begin{cases} R'_g = R_g + R'_{gi} \\ C_{iss} = C_{gs} + C_{gd} \end{cases} \quad (1)$$

带有开尔文源极的 SiC MOSFET 源极键合线位于开尔文源极和功率源极之间,可实现驱动回路和主功率换流回路的解耦,使得栅极驱动电压不受键合线上寄生电感产生的压降的影响。解耦后的驱动回路中,寄生电感主要分布在开尔文源极与栅极引脚上(典型值  $< 10$  nH),其感抗  $Z_L$  在 MHz 频段下仅产生约  $10$  m $\Omega$  的阻抗;栅极电阻的典型值为  $5 \sim 10$   $\Omega$ ;输入电容(典型值约为  $10$  nF)的容抗  $Z_C$  约为  $16$   $\Omega$ 。

在驱动回路的高频特性分析中,虽然感抗  $Z_L$  与容抗  $Z_C$  可能引发谐振,但由于  $R'_g$  的阻尼作用远大于感抗且  $C_{iss}$  的容抗在 MHz 频段下显著高于感抗。因此,采用包含  $R'_g$  与  $C_{iss}$  的 RC 简化模型能有效表征驱动回路的动态特性,同时规避复杂的 RLC 谐振分析。

由图 4 可知,从  $V_{driver}$  到  $V_{gs}$  的传递路径可视为 RC 低通滤波器,为方便后续推导,此处将  $V_{gs}$  简化为斜坡输入,其上升/下降时间为驱动电路 RC 的时间常数。可得  $V_{gs}$  的上升、下降时间为

$$\begin{cases} t_{rMOS} \approx t_{rDR} + 0.3R'_g C_{iss} \\ t_{fMOS} \approx t_{fDR} + R'_g C_{iss} \end{cases} \quad (2)$$

式中:  $t_{rMOS}$ 、 $t_{fMOS}$  分别为  $V_{gs}$  的上升、下降时间;  $t_{rDR}$ 、 $t_{fDR}$  分别为  $V_{driver}$  的上升、下降时间。

为简化从驱动信号到  $i_d$  的模型,去除了 SPICE 模型中的跨导温度修正电流源,将 SiC MOSFET 的静态模型简化为电流模型与导通电阻的串联组合。常用 Enz-Krummenacher-Vittoz (EKV) 模型来表征  $i_d$ <sup>[26]</sup>,其表达式受温度影响,较为复杂。本文忽略温度影响,进一步简化  $i_d$  表达式,如式(3)所示:

$$i_d \approx P_{i_{d1}} e^{P_{i_{d2}}(V_{gs} - V_{th}) + P_{i_{d3}}} \quad (3)$$

式中:  $V_{th}$  为阈值电压;  $P_{i_{d1}}$  为  $i_d$  峰值;  $P_{i_{d2}}$  和  $P_{i_{d3}}$  为简化 EKV 模型的参数。

简化 EKV 模型与传统 EKV 模型的拟合效果对比如图 5 所示。其中,纵坐标为归一化值。

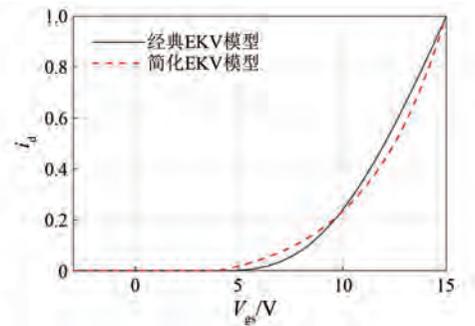


图 5 简化 EKV 模型和传统 EKV 模型的拟合效果对比

Fig. 5 Comparison of the fitting effectiveness of the simplified EKV model and the traditional EKV model

基于式(2)和式(3),可得简化的开通、关断漏极电流  $i_{drise}$ 、 $i_{dfall}$  表达式为

$$\begin{cases} i_{drise}(t) = P_{i_{d1}} e^{P_{i_{d2}}\left(\frac{18t}{t_{rMOS}} - V_{th}\right) + P_{i_{d3}}}, & 0 < t < t_{rMOS} \\ i_{dfall}(t) = P_{i_{d1}} e^{P_{i_{d2}}\left(15 + \frac{-18t}{t_{fMOS}} - V_{th}\right) + P_{i_{d3}}}, & 0 < t < t_{fMOS} \end{cases} \quad (4)$$

基于简化栅极驱动电路所计算与测量出的等效栅极驱动电路的参数如表 1 所示。

表 1 等效栅极驱动电路的参数

Tab. 1 Parameters of the equivalent gate drive circuit

参数名称	参数值
简化 EKV 模型参数 $P_{i_{d2}}$	0.255 3
简化 EKV 模型参数 $P_{i_{d3}}$	10.036 2
$V_{driver}$ 上升时间 $t_{rDR}/ns$	20
$V_{driver}$ 下降时间 $t_{fDR}/ns$	20
输入电容 $C_{iss}/pF$	9 700
等效内部栅极电阻 $R'_{gi}/\Omega$	7

简化 EKV 模型在开通和关断时输出的 MOSFET 漏源电压  $V_{ds}$  与实际测量值的对比结果如图 6 所示。

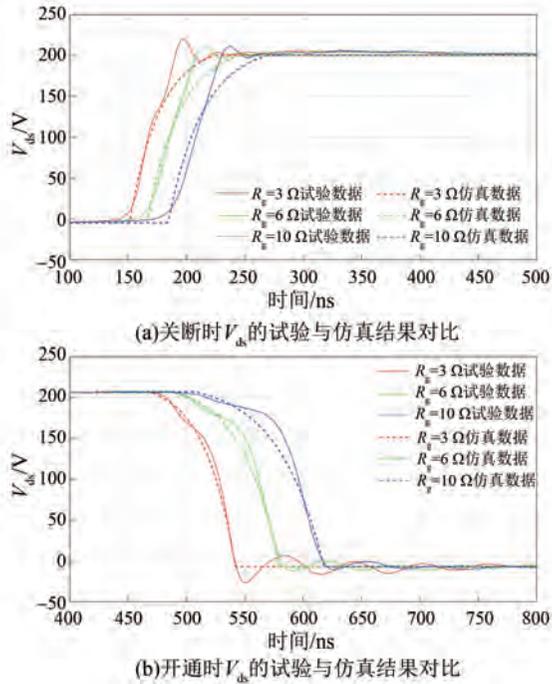


图 6 栅极驱动电路拟合效果图

Fig. 6 Fitting effect diagram of gate drive circuit

由图 6 可知,仿真结果和试验数据较为贴合。需要说明的是,本文所采用的 EKV 模型仅建立了  $V_{gs}$  与  $i_d$  的关系。为进一步得到  $V_{ds}$  波形,本文假设器件在开通、关断时主要受导通电阻  $R_{ds}$  的影响,即近似认为  $V_{ds}$  与  $i_d$  呈比例关系。因此上述  $V_{ds}$  的计算结果为对  $i_d$  进行比例缩放获得。不足之处在于简化模型中未考虑米勒平台<sup>[14]</sup>,由于本文主要考虑高频振铃小信号模型,米勒平台的缺失是可接受的。因此,认为该简化模型能够模拟 SiC MOSFET 开关时的功率回路输入状态,且表达式较简单,易于后续分析。

### 2.2 初始设计的关断等效模型

BUCK 拓扑下的 SiC MOSFET 关断后,  $i_d$  作为输入迅速下降到零,电感储能进行续流。续流二极管  $D$  导通,低压侧其余元件被短路,因此可忽略。在振铃等效电路分析中,只关注系统高频振铃信号,因此认为  $L$  断路,  $C_{high}$ 、 $C_{low}$  短路。根据此简化方法,得到 SiC MOSFET 关断等效电路,如图 7 所示。

图 7 所示的关断等效电路对部分寄生参数作

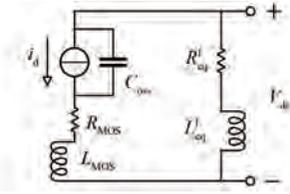


图 7 SiC MOSFET 关断等效电路

Fig. 7 SiC MOSFET turn-off equivalent circuit

了整合处理,将 SiC MOSFET 器件的引脚寄生参数  $L_d$ 、 $L_s$  和  $R_{Ld}$ 、 $R_{Ls}$  整合为  $Z_{MOS}$ ;将 SBD 器件的引脚寄生参数  $R'_{dio}$ 、 $L'_{dio}$  整合为  $Z_{dio}$ 。  $Z_{MOS}$  和  $Z_{dio}$  表达式如式(5)所示:

$$\begin{cases} Z_{MOS} = \frac{s \cdot L_s R_{Ls}}{s \cdot L_s + R_{Ls}} + \frac{s \cdot L_d R_{Ld}}{s \cdot L_d + R_{Ld}} = R_{MOS} + L_{MOS} \\ Z_{dio} = \frac{s \cdot L'_{dio} R'_{dio}}{s \cdot L'_{dio} + R'_{dio}} = R_{dio} + L_{dio} \\ R_{eq}^f = R_{ESRH} + R_{sD} + R_{dio} \\ L_{eq}^f = L_{loop} + L_{dio} \end{cases} \quad (5)$$

式中:  $L_{MOS}$ 、 $R_{MOS}$  分别为等效 MOSFET 引脚电感、引脚电阻;  $L_{dio}$ 、 $R_{dio}$  分别为等效 SBD 引脚电感、引脚电阻;  $R_{eq}^f$ 、 $L_{eq}^f$  分别为关断等效电路的等效电阻、等效电感;  $R_{sD}$  为 SBD 导通电阻。

基于图 7,可建立 MOSFET 关断后,由  $i_d$  到  $V_{ds}$  的传递函数  $G_{off}$ :

$$G_{off}(s) = \frac{V_{ds}(s)}{i_d(s)} = \frac{s \cdot L_{eq}^f + R_{eq}^f}{C_{oss}(L_{MOS} + L_{eq}^f)} \cdot \frac{1}{s^2 + s \cdot \frac{(R_{MOS} + R_{eq}^f)}{(L_{MOS} + L_{eq}^f)} + \frac{1}{C_{oss}(L_{MOS} + L_{eq}^f)}} \quad (6)$$

式中:  $C_{oss}$  为 SiC MOSFET 输出电容,其取值可由数据手册直接获得。

由式(6)可知,初始设计主电路的关断振铃为 RLC 振荡,其传递函数为二阶振动模型。由式(6)可得关断振铃的固有频率  $\omega_n^f$  为

$$\omega_n^f = \frac{1}{\sqrt{C_{oss}(L_{loop} + L_{MOS} + L_{dio})}} \quad (7)$$

归一化关断振铃峰值电压与主要寄生参数的关系如图 8 所示。

由式(7)和图 8 可知,  $L_{loop}$  越大、 $C_{oss}$  越小,关断振铃的固有频率越大、振铃峰值电压越高。

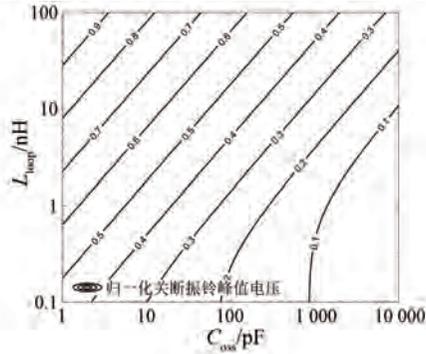


图 8 归一化关断振铃峰值电压与寄生参数的关系

Fig. 8 Relationship between normalized turn-off ringing peak voltage and parasitic parameters

### 2.3 初始设计的开通等效模型

BUCK 拓扑下的 SiC MOSFET 开通后, 续流二极管  $D$  截止, 其结电容  $C_D$  与低压侧其余元件并联,  $C_{oss}$  被短路, SiC MOSFET 可视作导通电阻  $R_{ds}$  与输入电压  $V_{in}$  的串联。由于输入源与各器件直接串联, 故无法使用  $i_d$  作为电流输入源, 采用  $V_{in}$  替代  $i_d$ 。根据此简化方法, 得到 SiC MOSFET 开通等效电路如图 9 所示。

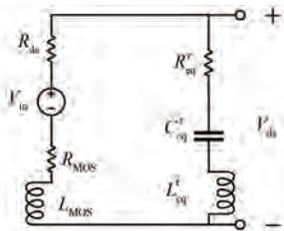


图 9 SiC MOSFET 开通等效电路

Fig. 9 SiC MOSFET turn-on equivalent circuit

开通等效电路的等效电感  $L_{eq}^r$ 、等效电阻  $R_{eq}^r$  和等效电容  $C_{eq}^r$  的表达式为

$$\begin{cases} L_{eq}^r = L_{loop} + L_{dio} \\ R_{eq}^r + \frac{1}{s \cdot C_{eq}^r} = \\ \frac{s \cdot R_{ESRL} C_L + 1}{s^2 \cdot R_{ESRL} C_L C_D + s \cdot (C_L + C_D)} + R_{ESRH} + R_{dio} \end{cases} \quad (8)$$

基于图 9 可建立 MOSFET 开通后, 由  $V_{in}$  到  $V_{ds}$  的传递函数  $G_{on}$ :

$$G_{on}(s) = \frac{V_{ds}(s)}{V_{in}(s)} = \frac{A(s)}{B(s)}$$

$$A(s) = L_{eq}^r C_D C_L R_{ESRL} s^3 + (L_{eq}^r C_D + L_{eq}^r C_L +$$

$$C_D C_L R_{ESRL} R_{ESRH} + C_D C_L R_{ESRL} R_{dio}) s^2 + (C_L + C_D)(R_{ESRH} + R_{dio}) s + 1$$

$$B(s) = (L_{eq}^r + L_{MOS}) C_D C_L R_{ESRL} s^3 + (L_{eq}^r C_D + L_{eq}^r C_L + C_D C_L R_{ESRL} R_{ESRH} + L_{MOS} C_D + C_D C_L R_{ESRL} R_{dio} + C_D C_L R_{ESRL} R_{MOS} + L_{MOS} C_L + C_D C_L R_{ESRL} R_{ds}) s^2 + (C_L + C_D)(R_{ds} + R_{MOS} + R_{ESRH} + R_{dio}) s + 1 \quad (9)$$

由式(9)可知, 初始设计主电路的开通振铃为三阶振荡模型, 其固有频率与峰值电压表达式均较为复杂, 图 10、图 11 分别展示了  $L_{loop}$  和  $C_D$  与归一化开通振铃峰值电压和固有频率之间的关系。

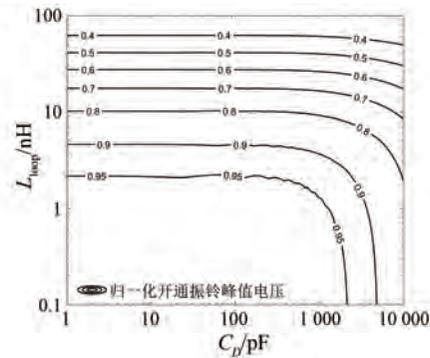


图 10 归一化开通振铃峰值电压与寄生参数的关系

Fig. 10 Relationship between normalized turn-on ringing peak voltage and parasitic parameters

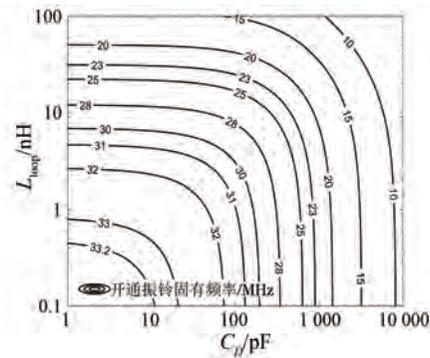


图 11 开通振铃固有频率与寄生参数的关系

Fig. 11 Relationship between turn-on ringing natural frequency and parasitic parameters

由图 10 和图 11 可知,  $L_{loop}$  越小、 $C_D$  越小, 则开通振铃的固有频率越大、振铃峰值电压越高。

### 2.4 初始设计简化模型的验证

为使振铃效果显著, 取外部栅极电阻  $R_g = 3.1 \Omega$  进行无缓冲电路的振铃试验, 得到 100 V 输入与 200 V 输入下的  $V_{ds}$  试验数据, 并与仿真结

果进行对比,如图 12 所示。200 V 输入下的  $V_{ds}$  试验结果与等效电路模型仿真结果的对比如表 2 所示。

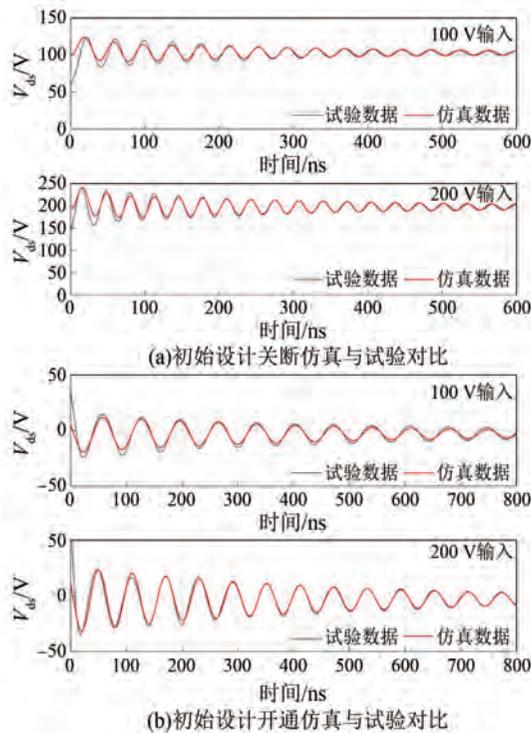


图 12 初始设计的仿真与试验结果对比

Fig. 12 Comparison of simulation and experimental results of initial design

表 2 200 V 输入的试验结果与等效电路模型仿真结果对比

Tab. 2 Comparison of experimental results with simulation results of equivalent circuit model for 200 V input

振铃类型	参数名称	试验结果	仿真结果	误差
关断	频率/MHz	30.5	31.0	0.5
	第一个峰峰值/V	80.04	63.57	16.47
	第二个峰峰值/V	68.00	54.67	13.33
	第三个峰峰值/V	60.80	49.03	11.77
	第四个峰峰值/V	56.80	44.84	11.96
开通	第五个峰峰值/V	48.80	41.47	7.33
	频率/MHz	16.5	16.9	0.4
	第一个峰峰值/V	58.40	54.63	3.77
	第二个峰峰值/V	44.80	48.31	3.51
	第三个峰峰值/V	44.66	42.59	2.07
	第四个峰峰值/V	42.40	37.47	4.93
	第五个峰峰值/V	33.20	33.05	0.15

由图 12 与表 2 可知,仿真与试验结果的误差较小,表明本文所建立的无缓冲电路模型与寄生参数取值均较为准确。

为验证本文所提电路建模与参数辨识方法的有效性。将本文试验结果与文献[14]进行对比。文献[14]仅针对振铃频率对环路电感  $L_{loop}$  进行拟合取值,其余寄生参数均为 TO-247 封装 SPICE 模型提供的典型值。文献[14]的开通、关断振铃峰峰值平均误差分别为 17.2%、42.4%;本文的开通、关断振铃峰峰值平均误差分别为 6.2%、19.1%;文献[14]的频率平均误差为 1.9%,本文的频率平均误差为 2.0%。可见,本文所提建模与参数辨识方法更有效。

### 3 振铃抑制策略

初始设计下 200 V 输入时关断振铃的第一个峰峰值可达 80 V,且该振铃的阻尼系数较低。此振铃不仅会增大器件应力、降低模块寿命或引发损坏,还会增大 BUCK 电路的损耗,降低系统效率。

本文通过设计缓冲电路与栅极电阻选型来抑制振铃,RCD 缓冲电路如图 13 所示。

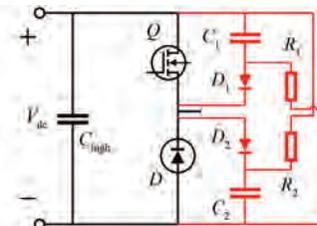


图 13 RCD 缓冲电路

Fig. 13 RCD snubber circuit

RCD 电路的选型通常以大量试验为基础,通过比较不同电容、电阻选值的试验振铃波形,确认最终选型。本文旨在通过电路建模与参数辨识,基于仿真获得最佳振铃抑制策略,减小对各类选型进行试验的时间成本。

#### 3.1 RCD 缓冲电路的建模

将图 13 所示缓冲电路添加进开通、关断等效电路,可得到新的等效电路如图 14 所示,其中  $L'_{loop}$  为缓冲电路的环路电感。

对于关断振铃, $C_1$  与  $D_1$  并联在 SiC MOSFET 两端。电压过冲时, $D_1$  导通、 $C_1$  充电,削弱过冲电压峰值,减小系统输入。 $D_2$  保持反向截止, $R_2$  与  $C_2$  并联在高压侧电容两端,改变系统关断传递函数。

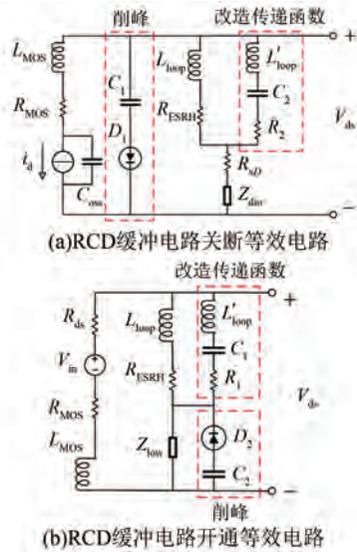


图 14 RCD 缓冲电路等效模型

Fig. 14 Equivalent model of RCD snubber circuit

对于开通振铃,  $C_2$  与  $D_2$  并联在 SBD 两端, 电压过冲时,  $D_2$  导通、 $C_2$  充电, 削弱过冲电压峰值, 减小系统输入。  $D_1$  保持反向截止,  $R_1$  与  $C_1$  并联在高压侧电容两端, 改变系统开通传递函数。

带有非放电式 RCD 缓冲电路的关断、开通振铃传递函数分别如式 (10) 和式 (11) 所示:

$$G_{off}^{RCD}(s) = \frac{V_{ds}(s)}{i_d^{RCD}(s)} = \frac{(Z_{total} - Z_{MOS}) \cdot (Z_{total} // Z_{coss})}{Z_{total}} \quad (10)$$

$$G_{on}^{RCD}(s) = \frac{V_{ds}(s)}{V_{in}^{RCD}(s)} = \frac{Z_{low} + (L_{loop} + R_{ESRH}) // Z_{smu}}{R_{ds} + Z_{MOS} + Z_{low} + (L_{loop} + R_{ESRH}) // Z_{smu}} \quad (11)$$

式中:  $i_d^{RCD}$  为关断振铃系统的输入电流源;  $V_{in}^{RCD}$  为开通振铃系统的输入电压源; // 为两个阻抗间的并联;  $Z_{coss}$ 、 $Z_{smu}$  分别为 SiC MOSFET 输出电容的阻抗、缓冲电路的阻抗;  $Z_{total} = R_{sD} + Z_{dio} + Z_{MOS} + (L_{loop} + R_{ESRH}) // Z_{smu}$ 。

基于对等效电路与缓冲电路的功能分析, 可得缓冲电路器件选型准则:

(1) 选取  $C_1$ 、 $C_2$ , 使其分别能完成关断与开通时的削峰作用;

(2) 选取  $R_1$ 、 $R_2$ , 在  $C_1$ 、 $C_2$  电容值确定的基础上,  $R_1 C_1$ 、 $R_2 C_2$  分别能满足传递函数的改造。

此外, 在满足最小需求的同时, 需要避免过度设计。电容值过大将与  $L'_{loop}$  形成新的低频谐振点; 电阻值过大导致电容放电时间过长, 可能导致电容电压无法在下一个开关周期前复位。

将优化后带 RCD 缓冲电路的传递函数与初始设计的传递函数进行对比, 绘制伯德图如图 15 所示。同时引入一选值偏小的缓冲电路进行对比分析。

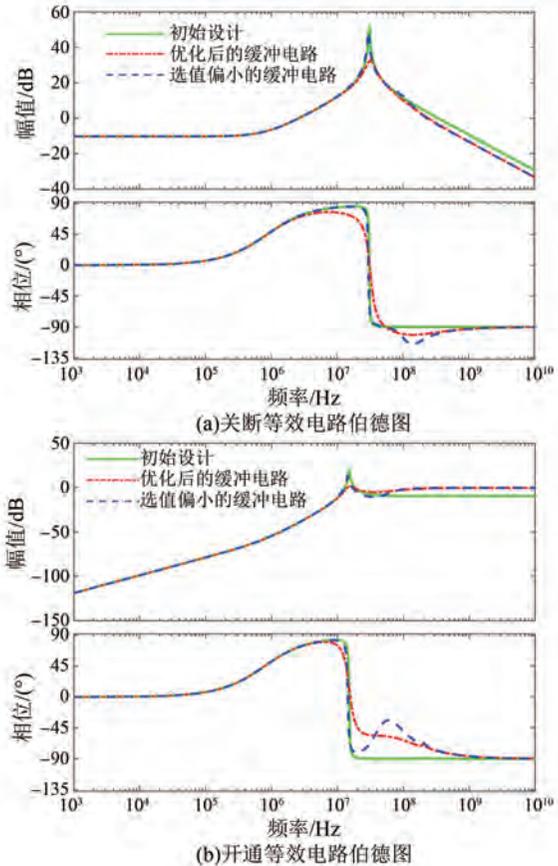


图 15 有无缓冲电路的伯德图对比

Fig. 15 Comparison of Bode diagrams with and without RCD snubber circuits

由图 15 可知, 并联在高压侧电容两端的  $R_1$ 、 $C_1$  和  $R_2$ 、 $C_2$  成功改变了关断与开通传递函数, 将关断振铃谐振峰的峰值降低 20 dB; 将开通振铃谐振峰的峰值降低 18.1 dB。

### 3.2 寄生参数辨识

将式 (4) 所示的功率回路激励输入至式 (6)、式 (9)、式 (10) 和式 (11) 所示的传递函数中, 可获取在某一寄生参数下的开通、关断振铃波形。将仿真与试验数据进行对比, 得到仿真误差  $F_m$ , 并采用粒子群优化 (Particle Swarm Optimization,

PSO)算法优化  $F_m$ , 得到使  $F_m$  最小的寄生参数取值。目标函数为

$$\min F_m = \sum_{i=1}^N [n_s(i) - f_m(i)]^2 \quad (12)$$

式中:  $n_s(i)$  为试验数据;  $f_m(i)$  为仿真数据;  $N$  为数据点的数量。

初始设计的传递函数中缺省的寄生参数较少, 但有较多寄生参数串联, 难以分离获取各自取值; 带 RCD 缓冲电路的传递函数中的寄生参数互相独立, 但缺省的寄生参数较多, 难以获取准确结果。因此按图 16 所示的寄生参数辨识流程进行 PSO 仿真拟合, 以获得各寄生参数的精确取值, 具体如表 3 所示。其中  $L'_{loop}$  的取值小于  $L_{loop}$  时, 对系统响应无明显作用, 故拟合时忽略该变量的影响。



图 16 寄生参数辨识流程图

Fig. 16 Parasitic parameter identification flowchart

表 3 等效电路的寄生参数拟合取值表

Tab. 3 Table of values of parasitic parameters of the equivalent circuit

参数名称	参数值
环流电感 $L_{loop}/nH$	37
等效 MOSFET 引脚电感 $L_{MOS}/nH$	28
等效 MOSFET 引脚电阻 $R_{MOS}/m\Omega$	125
等效 SBD 引脚电感 $L_{dis}/nH$	20
等效 SBD 引脚电阻 $R_{dis}/m\Omega$	180
电感寄生电容 $C_L/pF$	806
低压侧电容等效串联电阻 $R_{ESRL}/m\Omega$	200
高压侧电容等效串联电阻 $R_{ESRH}/m\Omega$	50
MOSFET 输出电容 $C_{oss}/pF (V_{ds}=200 V)$	312
SBD 结电容 $C_D/pF (V_D=200 V)$	540
SBD 导通电阻 $R_{sd}/m\Omega$	6
MOSFET 导通电阻 $R_{ds}/m\Omega$	12

### 3.3 RCD 缓冲电路模型的验证

根据表 2 拟合获取的寄生参数进行有 RCD 缓冲电路的仿真, 并进行了相应的试验测试, 结果如图 17 所示。

由图 17 可知, 在各缓冲电路选型下, 试验数据与仿真数据均能吻合, 结果验证了 RCD 缓冲电路建模与参数辨识结果的正确性。

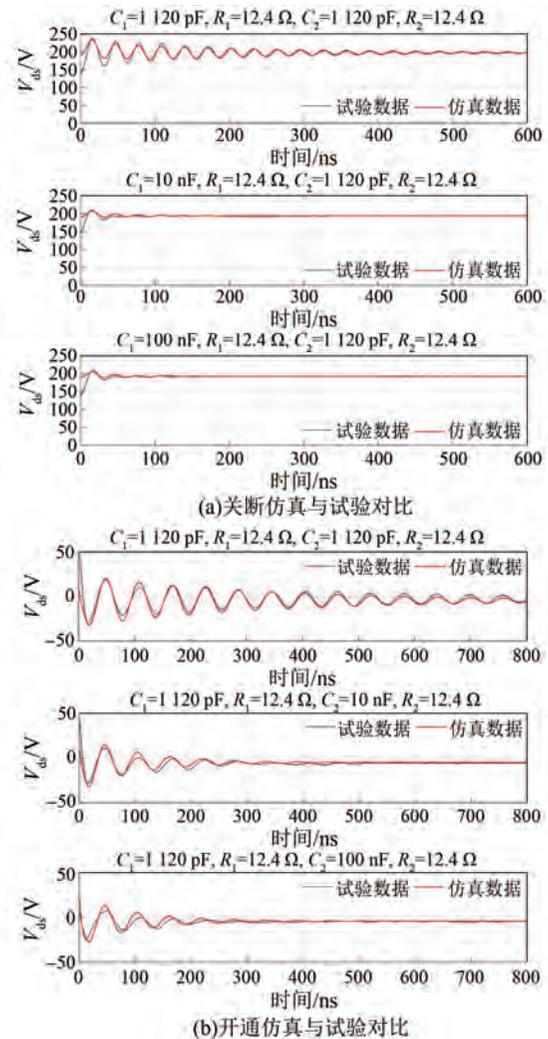


图 17 有 RCD 缓冲电路仿真与试验对比

Fig. 17 Simulation and experimental comparison with RCD snubber circuits

### 3.4 栅极电阻选型

由式(2)可知振铃输入激励的上升、下降时间取决于栅极电阻的选型。栅极电阻选值过大会增大 SiC MOSFET 两端电压与电流的重叠时间, 进而增大开关损耗; 选值过小会增大振铃系统输入, 增大振铃损耗<sup>[28]</sup>。

因此在缓冲电路器件的优化选值基础上, 对

不同栅极电阻下的振铃信号进行试验,结果如图 18 所示。

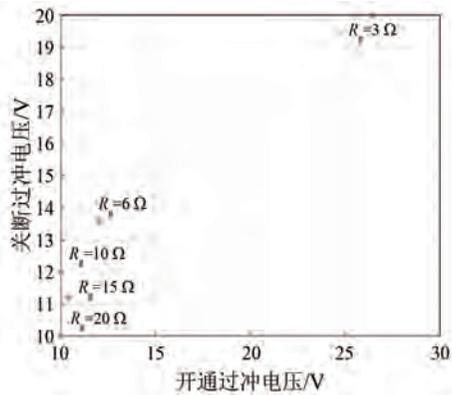


图 18 栅极电阻与过冲电压的关系

Fig. 18 Relationship between gate resistance and overshoot voltage

由图 18 中可知,栅极电阻对振铃系统输入的抑制存在饱和效应,因此选取栅极电阻  $R_g = 10 \Omega$ 。

## 4 试验结果

基于图 13 所示的缓冲电路拓扑,结合缓冲电路的选型准则以及栅极电阻的分析,考虑市场上方便购买的电阻、电容值,得到优化后的各器件选型: $R_1 = 12.4 \Omega$ 、 $C_1 = 10 \text{ nF}$ 、 $R_2 = 12.4 \Omega$ 、 $C_2 = 10 \text{ nF}$ 、 $R_g = 10 \Omega$ 。在此选型下,200 V 输入的优化前后振铃试验数据对比如图 19 所示,优化前后振铃抑制效果如表 4 所示。

表 4 优化前后振铃抑制效果

Tab. 4 Ringing suppression effect before and after optimization

振铃类型	参数名称	初始设计/V	优化设计/V	优化比例/%
关断	第一个峰峰值	80.04	13.60	83.0
	第二个峰峰值	68.00	/	/
	第三个峰峰值	60.80	/	/
开通	第一个峰峰值	58.40	9.60	83.6
	第二个峰峰值	44.80	3.20	92.9
	第三个峰峰值	44.66	4.00	91.0

100 V、400 V 和 700 V 多种输入电压下的试验结果如图 20 所示;768 V 输入的高压额定工况试验结果如图 21 所示。

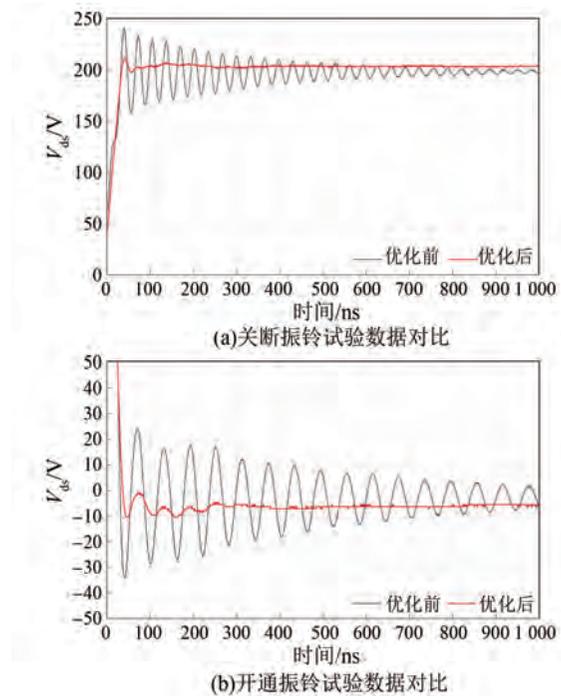


图 19 200 V 输入的优化前后振铃试验数据对比

Fig. 19 Comparison of ringing experimental data before and after optimization for 200 V input

## 5 结语

本文针对 DFLM 所用 BUCK 电路进行振铃抑制,提出了 RCD 缓冲电路应用于 BUCK 拓扑下的等效电路建模与参数辨识方法。仿真和试验结果表明,本文所提模型与辨识得到的参数均较为准确。基于较为准确的电路模型进行栅极电阻与缓冲电路器件的选型,高效率地完成了电路的优化。使关断振铃过冲电压减小 83.0%,开通振铃过冲电压减小 83.6%。有效降低了开关过程中传递至直流母线的瞬态扰动、减小了 DFLM 定子直流母线上的高频纹波,使电机控制器获得更精准的母线电压采样值,进而提高电流环控制精度与响应速度,为 DFLM 的定子侧精准控制提供稳定的支撑。

### 利益冲突声明

所有作者声明不存在利益冲突。

All authors disclose no relevant conflict of interests.

### 作者贡献

黄辰进行了方案设计、试验研究、内容总结与

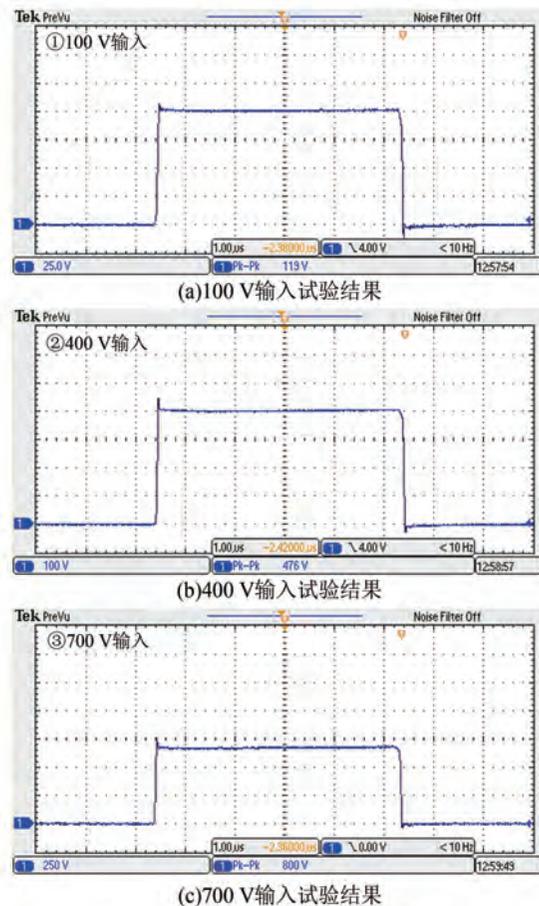


图 20 多种电压输入的试验结果

Fig. 20 Experiment results for multiple voltage inputs

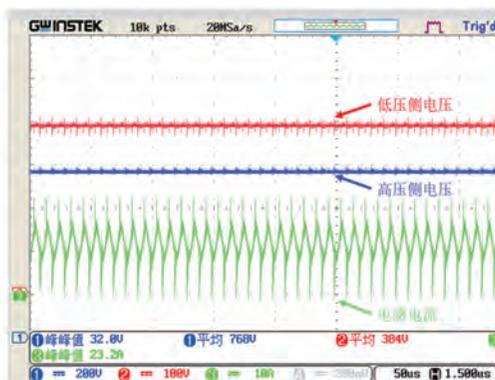


图 21 768 V 输入的试验结果

Fig. 21 Experiment results for 768 V input

论文撰写,王业勤、钟再敏参与了方案设计、论文的审核与修改。所有作者均阅读并同意了最终稿件的提交。

The scheme design, experimental study, content summary, and paper writing were carried out by Huang Chen. The scheme design, review and

revision of the manuscript were carried out by Wang Ye-qin and Zhong Zai-min. All authors have read and approved the final version of the manuscript for submission.

## 参考文献

- [ 1 ] 彭英楠,王修森,王业勤,等. 基于 FxLMS 算法的双馈直线电机交流电磁力矩自适应补偿控制 [J]. 电机与控制应用, 2025, 52(1): 1-11.  
PENG Y N, WANG X S, WANG Y Q, et al. Adaptive compensation control for alternating electromagnetic torque in doubly-fed linear motor based on the FxLMS algorithm [ J ]. Electric Machines & Control Application, 2025, 52(1): 1-11.
- [ 2 ] 徐阳. 双馈直线电机控制及其联合仿真 [D], 成都: 西南交通大学, 2020.  
XU Y. Control and co-simulation of doubly-fed linear motor [D]. Chengdu: Southwest Jiaotong University, 2020.
- [ 3 ] 耿晓芬. 双馈直线电机能量流动控制的研究 [D]. 成都: 西南交通大学, 2018.  
GENG X F. Research on energy flow control of doubly-fed linear motor [D]. Chengdu: Southwest Jiaotong University, 2018.
- [ 4 ] 曾志凌. 城轨列车双馈直线驱动电机电磁计算与设计 [D]. 成都: 西南交通大学, 2015.  
ZENG Z L. Electromagnetic calculation and design of doubly fed linear motor based of urban rail transit train [D]. Chengdu: Southwest Jiaotong University, 2015.
- [ 5 ] 陈涛. 基于城轨列车的双馈直线电机的控制研究 [D]. 成都: 西南交通大学, 2015.  
CHEN T. Research on control strategy of doubly fed linear motor based on urban rail transit train [D]. Chengdu: Southwest Jiaotong University, 2015.
- [ 6 ] 陈鸿,王修森,王业勤,等. 准同步运行双馈直线电机定子磁场定向方法研究 [J]. 电机与控制应用, 2024, 51(11): 1-10.  
CHEN H, WANG X S, WANG Y Q, et al. Research on stator magnetic field orientation method for quasi-synchronous operation of doubly-fed linear motor [J]. Electric Machines & Control Application, 2024, 51(11): 1-10.
- [ 7 ] 黄虹云. 高速轨道交通双馈直线驱动电机研究

- [D]. 成都: 西南交通大学, 2021.
- HUANG H Y. Research on double-fed linear drive motor for high-speed rail transit [D]. Chengdu: Southwest Jiaotong University, 2021.
- [ 8 ] 钟再敏, 王业勤, 吉文, 等. 常导交流电磁悬浮高速磁浮运载技术创新探索[J]. 前瞻科技, 2023, 2(4): 105-14.
- ZHONG Z M, WANG Y Q, JI W, et al. Innovative exploration of normal conductor-based AC electromagnetic suspension technology for high-speed maglev transportation [J]. Science and Technology Foresight, 2023, 2(4): 105-114.
- [ 9 ] WANG Y Q, SHAO Z S, ZHONG Z M, et al. Quasi-synchronous operation of a long-stator doubly fed linear motor with accurate control of both propulsion and contactless power transfer [J]. IEEE Transactions on Transportation Electrification, 2023, 9(1): 689-698.
- [ 10 ] ZHONG Z M, XIAO Q H, WANG X S, et al. Optimal design of doubly-fed linear motor for high speed maglev train based on improved genetic algorithm [C]//2023 IEEE International Conference on Mechatronics and Automation, Harbin, 2023.
- [ 11 ] ZHONG Z M, SHAO Z S, YANG M L, et al. Quasi-synchronous operation principle of a variable air-gap doubly fed linear motor for high-speed maglev application [J]. IEEE Transactions on Transportation Electrification, 2023, 9(2): 2929-2940.
- [ 12 ] 田艳兵, 付廷礼. 基于 Buck 电路的 BLDCM 调速系统设计[J]. 电机与控制应用, 2021, 48(4): 38-44.
- TIAN Y B, FU T L. Design of BLDCM speed control system based on Buck circuit [J]. Electric Machines & Control Application, 2021, 48(4): 38-44.
- [ 13 ] 胡发焕, 邱小童, 蔡咸健. 基于场效应管的大功率直流电机驱动电路设计[J]. 电机与控制应用, 2011, 38(4): 21-24.
- HU F H, QIU X T, CAI X J. Design of high-power driver for DC motor base on MOSFET [J]. Electric Machines & Control Application, 2011, 38(4): 21-24.
- [ 14 ] LIU T J, NING R T, WONG T T Y, et al. Modeling and analysis of SiC MOSFET switching oscillations [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 747-756.
- [ 15 ] 朱跃欧, 荣立军, 张文跃, 等. 磁浮列车悬浮控制器主电路实时仿真[J]. 电机与控制应用, 2022, 49(9): 50-56.
- ZHU Y O, RONG L J, ZHANG W Y, et al. Real-time simulation for suspension controller main circuit of maglev train [J]. Electric Machines & Control Application, 2022, 49(9): 50-56.
- [ 16 ] ZENG Z, ZHANG X, ZHANG Z. Imbalance current analysis and its suppression methodology for parallel SiC MOSFETs with aid of a differential mode choke [J]. IEEE Transactions on Industrial Electronics, 2020, 67(2): 1508-1519.
- [ 17 ] HUANG X K, YANG X, WEN Y H, et al. A switching ringing suppression scheme of SiC MOSFET by active gate drive [C]//2016 IEEE 8th International Power Electronics and Motion Control Conference, Hefei, 2016.
- [ 18 ] ZENG Z, LI X L. Comparative study on multiple degrees of freedom of gate drivers for transient behavior regulation of SiC MOSFET [J]. IEEE Transactions on Power Electronics, 2018, 33(10): 8754-8763.
- [ 19 ] GU C B, DONG K, LIU B, et al. Switching ringing suppression of SiC MOSFET in a phase-leg configuration [C]//2019 IEEE 2nd International Conference on Power and Energy Applications, Singapore, 2019.
- [ 20 ] XU M W, YANG X, LI J W. C-RC snubber optimization design for improving switching characteristics of SiC MOSFET [J]. IEEE Transactions on Power Electronics, 2022, 37(10): 12005-12016.
- [ 21 ] KIM J, SHIN D H, SUL S K. A damping scheme for switching ringing of full SiC MOSFET by air core PCB circuit [J]. IEEE Transactions on Power Electronics, 2018, 33(6): 4605-4615.
- [ 22 ] ZAMAN H, WU X H, ZHENG X C, et al. Suppression of switching crosstalk and voltage oscillations in a SiC MOSFET based half-bridge converter [J]. Energies, 2018, 11(11): 3111.
- [ 23 ] ARRIBAS A P, SHANG F, KRISHNAMURTHY M, et al. Simple and accurate circuit simulation model for SiC power MOSFETs [J]. IEEE Transactions on Electron Devices, 2015, 62(2): 449-457.
- [ 24 ] DUAN Z L, FAN T, WEN X H, et al. Improved SiC power MOSFET model considering nonlinear junction capacitances [J]. IEEE Transactions on Power

- Electronics, 2018, 33(3): 2509-2517.
- [25] ENZ C, KRUMMENACHER F, VITTOZ E A. An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications [J]. *Analog Integrated Circuits and Signal Processing*, 1995, 8: 83-114.
- [26] PUSHPAKARAN B N, BAYNE S B, WANG G Y, et al. Fast and accurate electro-thermal behavioral model of a commercial SiC 1 200 V, 80 mΩ power MOSFET [C]//2015 IEEE Pulsed Power Conference, Austin, 2015.
- [27] 王紫茹. 碳化硅 MOSFET 建模与开关振铃抑制方法研究[D]. 长沙: 湖南大学, 2021.
- WANG Z R. Research on silicon carbide MOSFET modeling and switching ringing suppression method [D]. Changsha: Hu'nan University, 2021.
- [28] 徐文凯, 朱俊杰, 聂子玲, 等. 全碳化硅功率模块开关瞬态特性及损耗研究 [J]. *电机与控制应用*, 2019, 46(5): 100-106+119.
- XU W K, ZHU J J, NIE Z L. Research on switching transient performance and loss of all silicon carbide power module [J]. *Electric Machines & Control Application*, 2019, 46(5): 100-106+119.
- 
- 收稿日期:2025-05-03  
收到修改稿日期:2025-07-14  
作者简介:  
黄 辰(2000-),男,硕士研究生,研究方向为车用电动系统,2333050@tongji.edu.cn;  
\*通信作者:王业勤(1987-),男,博士,助理教授,研究方向为电气化交通领域的电驱动,yeqin\_wang@tongji.edu.cn。