

基于 FPGA 和 LMD18200 的步进电机控制系统 *

李晓凤¹, 王景存²

(1. 潍坊科技学院 汽车工程学院, 山东 潍坊 261000;
2. 武汉科技大学 信息科学与工程学院, 湖北 武汉 430081)

摘要: 提出了一种控制步进电机的设计方法, 结合 MCU、FPGA 和增量型编码器构成了一个完整的运动控制平台。系统由总线接口单元、闭环控制单元、PWM 脉宽调制单元和 LMD18200 驱动单元组成。实践表明, 利用 LMD18200 驱动逻辑能够使步进电机高效稳定地运行, 有效降低了电机运行中的噪声和起动、停止时的振动, 使用效果好于大部分常规步进电机驱动方法。

关键词: 现场可编程门阵列; 步进电机; LMD18200; 闭环控制

中图分类号: TM 301.2 文献标志码: A 文章编号: 1673-6540(2018)01-0018-05

Stepper Motor Control System Based on FPGA and LMD18200 *

LI Xiaofeng¹, WANG Jingcun²

(1. School of AutomotiveEngineering , Weifang University of Science and Technology,

Weifang 261000 , China;

2. School of Information Science and Engineering, Wuhan University of Science and Technology,
Wuhan 430081 , China)

Abstract: Presented the design method for controlling stepping motor. Combined with MCU and FPGA and incremental encoder, a complete motion control platform was constructed. The system consisted of bus interface unit, loop control unit, PWM pulse width modulation unit and LMD18200 drive unit. The practice showed that the driving logic of LMD18200 could make the stepper motor run stably and efficiently. It could effectively reduce the noise during the operation of the motor and the vibration during start and stop. The method was better than most conventional stepper motor driving methods.

Key words: field programmable gate array (FPGA); stepper motor; LMD18200; loop control

0 引言

步进电机是一种数字脉冲信号驱动的电机, 通过改变步进电机输入的脉冲总数、频率以及各相绕组的通电顺序, 可以得到不同的运行特性^[1-2]。本文讨论了一种以现场可编程门阵列(Field Programmable Gate Array, FPGA)控制为核心、结合专用 H 桥直流电机驱动芯片 LMD18200,

实现对步进电机全数字化驱动控制的一种方法。

1 系统总体设计

本设计采用 MCU +FPGA 的软硬件协同控制方式。MCU 用于人机交互、接收上位机命令并解析后交给 FPGA;FPGA 接收指令, 同时处理步进电机驱动信号复杂的时序以及完成位置闭环控制。MCU 为 STM32F103ZET6, FPGA 采用 CYCLONE III

* 基金项目: 国家自然科学基金项目(61501337)、教育部留学回国人员科研启动基金(第 51 批, 2016)

作者简介: 李晓凤(1981—), 女, 研究方向为自动化控制。

王景存(1963—), 男, 教授, 研究方向为嵌入式的开发与应用。

系列的 EP3C25Q240C8 芯片。系统结构框图如图 1 所示。本文主要介绍 FPGA 内部的闭环控制单元和 PWM 脉宽调制单元的设计方法。

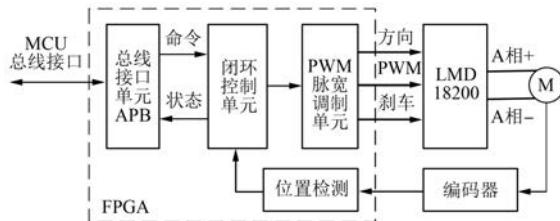


图 1 系统结构简图

FPGA 主要由 APB(Advanced Peripheral Bus)总线接口单元、位置检测模块、闭环控制单元以及 PWM 脉宽调制单元组成。MCU 通过 APB 总线接口能够实现对总线接口单元中的寄存器进行读写操作。APB 总线协议 AMBA 总线结构之一,由 ARM 公司提出,其控制信号简单,操作灵活^[3-4]。

STM32 写入的参数包括目标距离、加/减速距离、最大匀速速度、尖峰速度、编码器计数复位信号、方向和起动信号等信息;FPGA 反馈的状态值包括编码器的实时计数值、实时速度值、限位开关量、电机闲忙信号等。表 1~表 3 给出了接口单元中各寄存器的功能。基址为 0X65000000。

表 1 参数寄存器说明

读/写	寄存器名	偏移地址	位数	功能
写	ACC_PRO	0X00	16	加速路程
写	DEC_PRO	0X01	16	减速路程
写	GOAL	0X02	16	目标距离
写	MAX_SPEED	0X03	8	匀速速度
写	PAEK_SPEED	0X04	8	尖峰速度

表 2 命令寄存器说明(偏移地址 0X05)

0 位	1 位	2-3 位	4 位	5 位	6-7 位	8-15 位
start	dir	mode	reset	enable	空	con_speed

start:控制电机起动信号;

dir:控制电机的方向信号;

mode:00=闭环模式,01=匀速模式,10=停止;

reset:编码器值清零信号;

enable:控制电机使能信号;

con_speed:匀速模式下的速度等效值

表 3 状态寄存器说明(偏移地址 0X06)

0 位	1 位	2 位	3-7 位	8-15 位
busy	zeropoint	limitpoint	error	speed

busy:电机闲忙标志信号;
zeropoint:零点限位开关信号;
limitpoint:终点限位开关信号;
error:电机错误编码如:电机过热、过流、长时间没达到目标位置等;
speed:电机实时速度等效值

2 LMD18200 步进电机驱动原理

本文的步进电机采用两相双四拍工作方式,即每次两相绕组同时通电,四拍一循环,流程如图 2 所示。

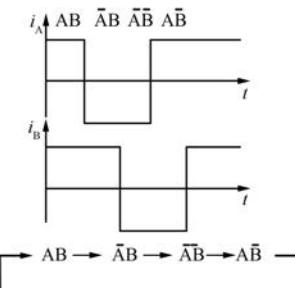


图 2 两相双四拍工作流程图

LMD18200 是美国国家半导体公司设计的专用于驱动电机的芯片,额定运行参数为:额定电流 3 A,峰值电流 6 A,电源电压可达 55 V,功率晶体管导通电阻很小,为 0.3 Ω,输入信号兼容 TTL 和 CMOS,内置过流报警和过热报警以及自动关断^[5]。LMD18200 内部电路框图如图 3 所示。

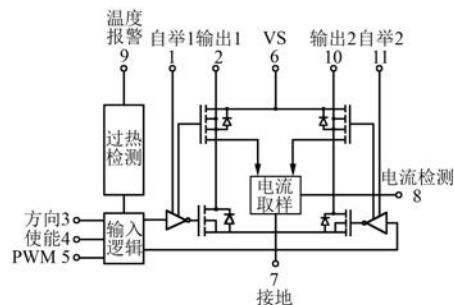


图 3 LMD18200 内部电路框图

LMD18200 一般用于驱动直流电机,内部只有一个 H 桥,因此,两相步进电机需要两片 LMD18200 驱动。系统的 PWM 脉宽调制单元输

出信号连接 LMD18200 的方向控制端; LMD18200 的 PWM 端保持常通, 使之电流最大。调整方向控制端 PWM 输入的占空比可以控制步进电机的电流, 从而达到对电机转动方向以及输出转矩的控制。当方向控制端的占空比均为 50% 时, H 桥输出平均电流为 0, 电动机停止; 当某一相占空比大于 50% 时, 即为正转, 反之为反转^[6]。

如果目标精度要求超过了步进电机的步距角, 就需要对电机进行细分控制。以双四拍工作方式为例说明。如细分数设置为 4, 需要将每相绕组的电流分为 4 份, 依次递增, 呈台阶状。如图 4 所示表明了每相电流在细分时的状态, 电流是依次增加或依次减少的, 使得电机不再是经过 4 次状态转变就完成, 而是经过 16 次状态转变才完成, 从而实现了细分。

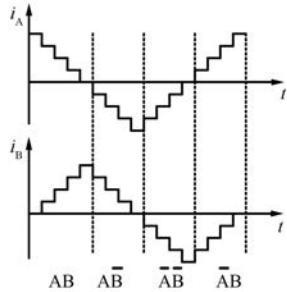


图 4 双四拍 4 细分示意图

由上文可知, 调整 PWM 脉宽调制单元输出信号的占空比可以实现步进电机的细分控制, 因此, 得到 FPGA 中 PWM 脉宽调制单元输出正弦波中一个周期内控制点的多少, 即可实现不同的细分。

3 控制单元的逻辑实现

根据设计电路的需求以及功能, 最主要的两个控制逻辑为闭环控制单元和 PWM 脉宽调制单元, 下面分别进行详细介绍。

3.1 闭环控制单元

为了实现电机平稳加减速, 合理的速度曲线的设计是非常重要的。常见的步进电机速度曲线有: 梯形曲线、抛物线曲线和 S 型曲线^[7]。梯形曲线经过适当优化也可以实现 S 型曲线的效果。

系统可以预先判断目标距离值, 从而选择适合的加减速曲线: 当目标距离适当时, 电机经过加

速、匀速、减速、校准等步骤后停止, 电机匀速转动时的速度是参数 MAX_SPEED 的值; 当目标距离较小时, 不足以使电机完成加速阶段进入匀速阶段, 此时选择三角加减速度曲线^[8], 因此电机运行过程中存在一个尖峰速度, 由参数 PAEK_SPEED 决定。如图 5 所示为不同的目标距离对应的速度曲线, 当目标距离小于 10 时, 采用三角加减速度曲线; 大于 10 时, 采用梯形加减速曲线。

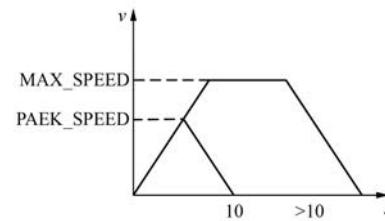


图 5 目标距离对应的速度曲线

为了实现步进电机按照梯形速度曲线平稳加减速, 且能够在编码器的精度范围内实现闭环控制, 这里采用两段式的状态机来实现。

状态机总共划分为 4 种状态: IDLE(空闲状态)、ACC(加速状态)、CON(匀速状态)、DEC(减速状态), 详细的状态跳转框图如图 6 所示。

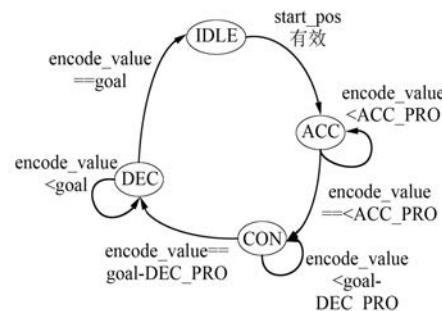


图 6 闭环控制状态转移图

在 IDLE 状态, 程序会持续监测起始信号上升沿 start_pos 是否有效, 如果有效则进入加速状态 ACC; 当编码器值达到加速目标距离即 ACC_PRO 时, 加速完成信号 acc_finish 有效, 电机进入匀速阶段 CON, 该阶段电机的速度是整个阶段的最大速度, 由上位机传递过来的参数 MAX_SPEED 决定; 当编码器值达到目标值与减速距离的差值时, 进入减速状态 DEC, 在减速状态, 电机速度由最大值平滑下降; 当编码器值达到目标距离 goal 时, 减速结束信号 dec_finish 有效, 进入

IDLE 状态,等待上位机的下次任务。

3.2 PWM 脉宽调制单元

PWM 脉宽调制单元将闭环控制模块输出的速度信号调制为两相四拍的 PWM 信号,由 A、B 相分别输出到 LMD18200 的方向控制端。如图 7 所示,PLL 模块产生的 2 kHz 和 10.24 MHz 时钟供后续模块使用,方向信号 direction 作为加减计数器的控制信号,对速度值进行自加或自减运算。两相双四拍脉冲分配表存放的是相位相差 90° 的正弦波量化值,高八位作为 A 相的正弦幅值,低八位作为 B 相的正弦幅值。

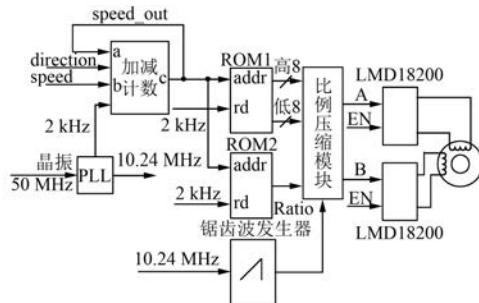


图 7 脉宽调制单元逻辑图

为了提高电机步距的分辨率,采用 32 细分方案,量化值存放在 FPGA 内部 ROM1 表中,因此 ROM1 表深度决定了驱动器的最大细分。寻址地址由加减计数器输出的 speed_out 决定。比例系数表 ROM2 中存放的是与速度值匹配的电流强度系数值。该系数决定了电机的驱动强度,但考虑到 FPGA 无法直接处理小于 1 的比例系数,代码中在比例系数 ROM 表中存放的是乘以 256 以后的值,在完成后续运算后右移 8 位即可。然后通过比例压缩模块将正弦波平移到中点 128 处,锯齿波计数器在脉宽时钟作用下递增计数,同时将产生阶梯型上升的周期性锯齿波与处理后的 A、B 相数据比较后输出。

4 LMD18200 硬件电路设计

LMD18200 通过 24 V 电源供电。DIR 为方向信号,连接脉宽调制单元的 PWM 输出,MT 为过热保护信号,当芯片过热时该信号有效并反馈至 MCU。芯片的刹车输入端 BEAKE 和 PWM 输入端由 STOP 信号控制。当 MCU 检测到芯片过热信号 MT 有效后,可以通过 STOP 信号控制

BEAKE 和 PWM 使其停止工作。另一方面,电流检测输出接 1 个对地电阻 R_1 ,用于产生过流检测信号,该检测信号经过 U3(LM339 比较器)与参考电压 VREF (R_2 和 R_3 的分压)比较:当小于 VREF 时,电路按照控制流程控制电机;当大于 VREF 时,自动控制 BEAKE 信号和 PWM 使电机停止工作,起到了电机过流自动保护作用,如图 8 所示。

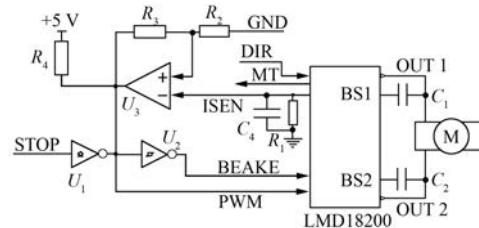


图 8 硬件模块 A 相部分电路图

5 试验结果

由于实际应用过程中有 7 个步进电机要同时控制,因此 FPGA 内部要有 7 套并行的闭环控制和脉宽调制单元逻辑。FPGA 选用的是 ALTERA 公司的 Cyclone III 系列 EP3C25Q240C8,硬件上完全能够满足设计需要。利用 Quartus12.1 平台进行 FPGA 逻辑功能模块的设计,测试过程中系统占用的主要逻辑资源情况如表 4 所示。

表 4 FPGA 内部资源使用情况

资源类型	总数	使用数量	所占比例
Logic Cells	24 624	12 828	52%
Dedicated Logic	24 624	4 822	20%
M9Ks	132	12	9%
PLls	4	2	50%

图 9 所示为步进电机加速过程中两相绕组驱动曲线图。当 A/B 相的占空比均为 50% 时,输出电流为 0,电机停止运行。图 9 中正弦波的幅值决定了输出的电流和转矩大小;正弦波输出采样点数表明了细分的程度以及转速的大小(输出采样频率固定)。图 10 所示为加速、匀速、减速过程中编码器实际采样图。图 11 所示为仿真工具 Modelsim 进行仿真得到的 32 细分的仿真图。图 11 中 rom 的地址 addr_rom 由计数器模块的输出结果截位得到,深度 256。ROM 表中存放了周期为 2π 、

相位差为 $\pi/4$ 的正弦值,每次从 ROM 中读到的 16 bit 数据分配到 A、B 相的 A_data、B_data 上,作为后续与锯齿波运算的调制信号。从图 11 中可以

看出,addr_rom 的值在 255 后变为 0,表示一个正弦波周期的结束,以此作为分界点,前半部分波形对应的节拍为 A,后半部分波形对应的节拍为 AB。

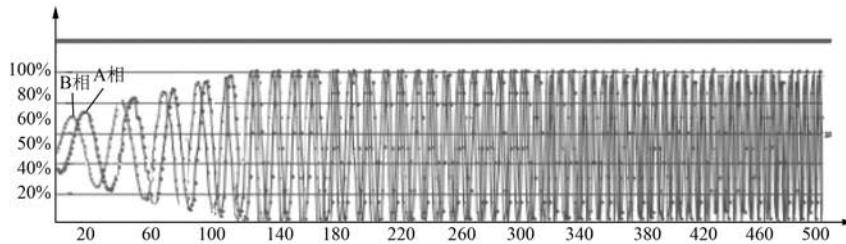


图 9 步进电机加速过程中两相绕组驱动曲线图

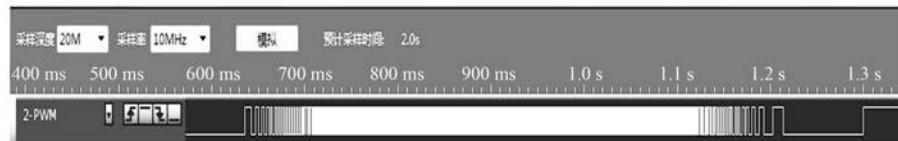


图 10 加速、匀速、减速过程中编码器实际采样图



图 11 32 细分模块仿真图

6 结语

LMD18200 芯片通常作为直流电机的驱动芯片,提出了基于 FPGA 和 LMD18200 对步进电机控制系统的设计方法。实践表明,尽管控制逻辑比较复杂,但利用 LMD18200 驱动逻辑能够使步进电机高效稳定地运行,有效降低了电机起动和停止时的振动和噪声,使用效果明显好于常规步进电机驱动方法。

【参考文献】

- [1] 陈兴文,刘燕.基于 FPGA 实现步进电机脉冲信号控制器设计[J].机械设计与制造,2006(2): 86-87.
- [2] 欧海平,周砚江,张华叶,等.基于 SOPC 的步进电机加减速 PWM 控制器 IP 核设计[J].机电工程,

2011,28(6): 708-711.

- [3] 刘军,郭立,段勃,等.AMBA 2.0 总线 IP 核的设计与实现[J].微电子学与计算机,2005,22(6): 145-148.
- [4] 时晨,张伟功.基于 AMBA 总线 UART IP 核的设计与实现[J].计算机应用,2003,23(增刊): 36-38.
- [5] 张军,葛悦,刘超,等.一种高效的两相步进电机控制技术[J].计算机测量与控制,2012,20(8): 2130-2132.
- [6] 王磊,艾晓庸,朱齐丹,等.基于 LMD18200 组件的直流电机驱动器的设计[J].自动化与仪表,2004,19(1): 26-27.
- [7] 王邦继,刘庆想,周磊,等.步进电机速度曲线的设计与 FPGA 实现[J].微电机,2012,45(8): 67-71.
- [8] 杨超,张冬泉.基于 S 曲线的步进电机加减速的控制[J].机电工程,2011,28(7): 813-817.

收稿日期: 2017-05-17

欢迎投稿 欢迎订阅 欢迎刊登广告